

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**



⑨日本国特許庁(JP)

⑩公開特許公報(A)

⑪特許出願公開

昭54-60999

⑫Int. Cl.<sup>3</sup>  
G 07 D 7/00  
G 06 K 9/00

識別記号 ⑬日本分類  
115 D 1  
97(7) J 71

庁内整理番号  
7536-3E  
7622-5B

⑭公開 昭和54年(1979)5月16日

発明の数 2  
審査請求 未請求

⑮紙幣識別装置

(全 8 頁)

⑯特 願 昭52-127353  
⑰出 願 昭52(1977)10月24日  
⑱発 明 者 大西和彦

姫路市下手野35番地 グローリ  
ー工業株式会社内  
⑲出 願 人 グローリ-工業株式会社  
姫路市下手野35番地  
⑳代 理 人 弁理士 猪股清 外2名

明 細 書

発明の名称 紙幣識別装置

特許請求の範囲

- 1 光字手段により識別すべき紙幣の光学的模様を定直し、この模出信号によつて紙幣の金額を判別し得るようにした紙幣識別装置において、
- 2 上記定直方向に短かく、かつ定直方向と直交する方向に長い形状の検出面を有する、光線及び受光素子で成る光検出装置と
- 3 この光検出装置の出力波形を波形変換する波形変換回路と、
- 4 この波形変換回路の出力を予め定められた複数のレベルにおいてそれぞれ比較する比較回路と、
- 5 上記定直に同期して出力される定直タイミング信号を計数することにより上記定直位置を判別する位置判別回路と、
- 6 この位置判別回路によつて指示される位置

(1)

において上記に数値熱の出力を記憶する記憶回路と、

7 この記憶回路の出力に基づいて上記紙幣の金額を判別する金額判別回路と、  
を具備したことを特徴とする紙幣識別装置。

2 特許請求の範囲第1項記載のものにおいて、前記波形変換回路を前記光電検出装置の出力波形を積分する積分回路及びこの積分回路の出力を2乗する2乗回路で構成したことを特徴とする紙幣識別装置。

3 特許請求の範囲第1項記載のものにおいて、前記位置判別回路を前記定直タイミング信号を計数する計数回路と、この計数回路の計数値により前記紙幣の定直領域を複数の領域に分割する信号を形成する領域形成回路とで構成し、各領域毎に前記レベルの比較を行なうようにしたことを特徴とする紙幣識別装置。

4 光字手段により識別すべき紙幣の光学的模様を定直し、この模出信号によつて紙幣の金額を判別し得るようにした紙幣識別装置において、

(2)

- a. 上記走査方向に短かく、かつ走査方向と直交する方向に長い形状の射出面を有する、光線及び受光素子で成る光電検出装置と、
  - b. この光電検出装置の出力波形を波形変形する波形変形回路と、
  - c. この波形変形回路の出力が所定レベルを越する時間を測定し、予め設定された設定時間を超過したときに信号を出力する時間回路と、
- を具備したことを特徴とする紙幣識別装置。

#### 発明の詳細な説明

この発明は紙幣識別装置に関し、さらに詳しく言えば紙幣計数機、紙幣分類機等において被処理紙幣の金額を判別すると共に、当該金額の収納部へ選別搬送又は排棄するための紙幣識別装置に関する。

従来の紙幣両面検査等における紙幣識別装置においては多数のチェックポイントを設け、これらのチェックポイントが正しく検出部を通過するよう、

#### (1)

検出回路の出力に基づいて紙幣の金額を判別する論理回路とを設けると共に、光電検出装置の出力波形を波形変形する波形変形回路と、この波形変形回路の出力が所定レベルを越する時間を測定し、予め設定された設定時間を超過したときに信号を出力する時間回路とを設け、これにより紙幣の金額を確実に識別し得るようにしたものである。

次に、この発明の具体的な実施例を図面を参照しながら説明する。

第1図は紙幣の搬送機構部を示すものであり、識別するために搬送された紙幣は搬送ベルト2上を搬送されると共に、搬送方向とは逆方向にゆつくり回転する分動ローラ3で、枚ずつに分離され搬送ローラ4位置に送る。搬送ローラ4に取込まれた紙幣は以後の搬送ベルト5及び搬送ローラ6で取込まれて図示の上方向に搬送され、その出口部に設けられた札用ローラ7を過つて収納部8に収納される。しかし、搬送ベルト5及び搬送ローラ6で搬送される搬送部にはその搬送路

#### (2)

紙幣の移送を規制しながら紙幣の識別を行なつていた。このため、処理速度が遅く位相的な誤差があると共に、紙幣計数機や紙幣分類機の大数の紙幣を高速度で処理する際には不向きであるといつた欠点がある。よつて、この発明の目的はかかる欠点のない紙幣識別装置を提供することにある。

以下にこの発明を説明する。

この発明は、光学手段により識別すべき紙幣の光学的特徴を走査し、この検出信号によつて紙幣の金額を判別し得るようにした紙幣識別装置に關し、走査方向に短かく、かつ走査方向と直交する方向に長い形状の射出面を有する、光線及び受光素子で成る光電検出装置と、この光電検出装置の出力波形を波形変形する波形変形回路と、この波形変形回路の出力を予め定められた閾値のレベルにおいてそれぞれ比較する比較回路と、走査に同期して出力される走査タイミング信号を計数することにより走査位置を判別する位置判別回路と、この位置判別回路によつて指示される位置において比較回路の出力を記憶する記憶回路と、この記

#### (3)

を挟んで光源9及び受光素子10が対向して配設されており、その詳細を第2図に示す。すなわち、紙幣1の搬送路たる搬送ベルト5の端位置に、紙幣の搬送方向に短かく、かつ紙幣1の搬送方向と直交する方向に長い形状のスリット11を有する光遮断用のプレート12が設けられており、このプレート12のスリット11を挟んで対向するようランプ等の光源9と、フォトダイオード等の受光素子10とが配設されている。また、搬送ベルト5の回転部にはロータリエンコーダ13が取付けられており、このエンコーダ13の出力及び受光素子10の出力は第3図に示す回路で処理される。

第3図に示すように、受光素子10で光源9からの受光光線に対応した光強度に依る検出された電気信号は、電圧/電圧信号変換器20で電圧信号V<sub>K</sub>に変換されてインバータ21及びコンパレータ22に入力される。インバータ21で符号反転された電圧信号V<sub>K</sub>は非反転増幅器23で処理増幅され、この増幅された信号V<sub>P</sub>が差分回路24及びコン

#### (4)

パレータ25に入力される。しかし、微分回路24の出力R Vは3乗回路26に入力されて2乗され、この出力S Vが比較レベルの異なる2つのコンパレータ27及び28に入力され、これら比較結果P及びQがアンド回路29-31及び32-34にそれぞれ入力されるようになっている。また、コンパレータ25の出力C Vはインバータ35を除いてアンド回路36に入力され、コンパレータ22の出力C Mはアンド回路36及びカウンタ回路37に入力される。しかし、アンド回路36の出力Qによつてアナログスイッチ41をオンオフ制御し、電圧検出部38からの電圧を積分スイープ装置39で積分してこの積分値N Rをコンパレータ40に入力する。一方、ロータリエンコーダ13からの出力パルスC Pはカウンタ回路37で計数され、この計数値が論理回路50A-50Cで成る領域形成回路50に入力される。ここで領域分けされた領域番号Z1、Z2、Z3はそれぞれアンド回路29及び32、30及び33、31及び34にそれぞれ入力されると共に、これらアンド回路

(7)

素子10はその受光電対に於いて電圧信号を出力し、これが電圧/電圧信号変換器20で電圧信号Vに変換される。この電圧信号Vは、たとえば第4図(A)の如く示され、これがインバータ21及びコンパレータ22にそれぞれ入力される。ここで、コンパレータ22の基準電圧をV<sub>0</sub>とすればその出力C Mは第4図(B)の如く、信号Vが基準電圧V<sub>0</sub>よりも小さくなる時点t<sub>0</sub>、t<sub>1</sub>間で「1」となり、これがマスターパルスとしてアンド回路36にそれぞれ入力されると共に、計数動作可能信号としてカウンタ回路37にそれぞれ入力される。つまり、カウンタ回路37は信号C Mが「1」の時にのみロータリエンコーダ13からの出力パルスC Pを計数する。したがって、コンパレータ22の基準電圧V<sub>0</sub>は電圧信号Vに略等して電圧がスリット11上にあることを示すように対応付けて設定しておく。また、電圧/電圧信号変換器20からの電圧信号Vはインバータ21で反転され、この反転された電圧信号V<sub>0</sub>が非反転増幅器23にそれぞれ入力される。この非反転増幅器23は入力される負電圧信号V<sub>0</sub>に正の電

(8)

圧-34の各出力はフリップフロップ31-34にそれぞれ入力され、さらにその出力がラッチ回路51-54にそれぞれ入力される。また、コンパレータ40の出力C Aもフリップフロップ34を除いてラッチ回路54にそれぞれ入力され、これらラッチ回路51-54にラッチされたデータはストロブパルスS Pによつて一度に論理演算回路55にそれぞれ入力されるようになっている。

このような構成において、被検された被検1は搬送ベルト2その他の駆動により分路ローラ3で1枚ずつに分離され搬送ローラ4を除、搬送ベルト5及び搬送ローラ6によつてれ漏用ローラ7を通過して収納部8に順次収納される。この場合、ロータリエンコーダ13からは出力パルスC Pが出力され、これがカウンタ回路37にそれぞれ入力されるがこの動作については後述する。

しかし、搬送ベルト5及び搬送ローラ6によつて搬送される被検は、光源9からの照射光がプレート12のスリット11を通過する光によつて検出され、その通過光が受光素子10に受かる。受光

(9)

素子10は受光電対に於いて電圧信号を出力し、これが電圧/電圧信号変換器20で電圧信号Vに変換される。この電圧信号Vは、たとえば第4図(A)の如く示され、これがインバータ21及びコンパレータ22にそれぞれ入力される。ここで、コンパレータ22の基準電圧をV<sub>0</sub>とすればその出力C Mは第4図(B)の如く、信号Vが基準電圧V<sub>0</sub>よりも小さくなる時点t<sub>0</sub>、t<sub>1</sub>間で「1」となり、これがマスターパルスとしてアンド回路36にそれぞれ入力されると共に、計数動作可能信号としてカウンタ回路37にそれぞれ入力される。つまり、カウンタ回路37は信号C Mが「1」の時にのみロータリエンコーダ13からの出力パルスC Pを計数する。したがって、コンパレータ22の基準電圧V<sub>0</sub>は電圧信号Vに略等して電圧がスリット11上にあることを示すように対応付けて設定しておく。また、電圧/電圧信号変換器20からの電圧信号Vはインバータ21で反転され、この反転された電圧信号V<sub>0</sub>が非反転増幅器23にそれぞれ入力される。この非反転増幅器23は入力される負電圧信号V<sub>0</sub>に正の電

(10)

回路36に輸入されるので、暗黙アンド回路36は図8図(F)の如き出力Qを得る。しかし、アンド回路36の出力Qが「1」の時にアナログスイッチ41をオンさせて線形スロープ発生器39を作動。つまり電圧発生器38から供給される直降電圧を時間的に正比例するように線形に積分して出力する。そして、出力Qが「0」になればアナログスイッチ41がオフされて線形スロープ発生器39はクリアされるので、線形スロープ発生器39のスイープ出力NRは図8図(G)に示すような锯齿状波となる。かかるスイープ出力NRはコンパレータ40に輸入され基準電圧V<sub>1</sub>と比較されるので、結局時点t<sub>1</sub>に図8図(H)に示すような信号CAを出力し、フリップフロップ37をセフトしてそのセフト出力をラッチ回路34に輸入する。なお、一方内札以外の紙幣については第2図から判りかなように、走査の途中において増幅出力VFが0となることはない。一方内札の場合における如く比較的長い時間(第2図の時点t<sub>1</sub>からt<sub>2</sub>まで)に相当する時間以上)にわたってアナログスイ

チ41がオンされることはなく、よって信号CAも出力されない。すなわち、一方内札の場合のみ信号CAが出力され、これがラッチ回路34にラッチされる。また、ここでは信号CAを得るのに線形スロープ発生器39その他を用いる場合について述べているが、増幅出力VF又はコンパレータ40の出力CVが所定レベル(ほぼ0)を維持する時間を測定し、予め設定された設定時間を経過した時に信号CAを出力するような時間回路でも良い。

上述のようにして一万円札に対応する信号CAを得ることができるが、他の紙幣については次のようにする。

すなわち、非反転増幅器23からの増幅信号VFは積分回路34で積分されて後DV、2乗回路26で2乗され、この2乗信号SVがコンパレータ37及び38に輸入される。ここに、コンパレータ37は比較的高い基準電圧V<sub>1</sub>と比較し、コンパレータ38は比較的低い基準電圧V<sub>2</sub>と比較する。しかし、2乗信号SVが基準電圧V<sub>1</sub>を越

( 11 )

えるとコンパレータ37から「1」信号が出力され、2乗信号SVが基準電圧V<sub>2</sub>を越えたとコンパレータ38から「1」信号が出力される。たとえは図8図(I)に示すような微分信号DVが微分回路35から出力されると、これが2乗回路26で2乗され、図8図(J)に示すような2乗信号SVを出力する。しかし、基準電圧V<sub>1</sub>及びV<sub>2</sub>を、図8図(J)の如きレベルに設定すれば、コンパレータ37及び38の各出力P、Qはそれぞれ図8図(K)、(L)のようになる。ここにおいて、各紙幣に対する判別の2乗出力を、図8図(M)~(S)に示す。同図(M)及図(N)はそれぞれ一万円札に対する2乗信号であり、同図(O)は五千円札に対する2乗信号、同図(P)はそれぞれ十円札に対する2乗信号、同図(Q)及図(R)はそれぞれ五百円札に対する2乗信号である。このような各紙幣に対する2乗信号SVはそれぞれコンパレータ37及び38に輸入され、コンパレータ37で高いレベルの基準電圧V<sub>1</sub>と比較されてその出力Pがアンド回路39-1に輸入されると共に、コンパレータ38で低いレベルの基準

( 12 )

電圧V<sub>2</sub>と比較されてその出力Qがアンド回路39-2に輸入される。

一万、ロータリエンコーダ13は計数機等が作動状態にされると、發送ベルト5の送込動作に基加して図8図(X)に示すようなパルス信号CPを出力し、これがカウンタ回路37に輸入される。しかし、カウンタ回路37はコンパレータ22の出力CMが「1」となる時点t<sub>1</sub>からパルス信号CPを計数し始め、その出力を論理回路50A-1で50Cで成る論理形成回路50に輸入する。論理形成回路50はカウンタ回路37の計数値に基づいて3つの積算信号Z1、Z2、Z3を出力して、論理信号Z1をアンド回路39及び32に、論理信号Z2をアンド回路30及び33に、論理信号Z3をアンド回路31及び34にそれぞれ入力する。たとえは第2図(N)~(S)に示すように、時点t<sub>1</sub>で論理信号Z1が、時点t<sub>2</sub>で論理信号Z2が、時点t<sub>3</sub>で論理信号Z3がそれぞれ出力される。したがって、時点t<sub>1</sub>、t<sub>2</sub>、t<sub>3</sub>、t<sub>4</sub>、t<sub>5</sub>、t<sub>6</sub>、t<sub>7</sub>、t<sub>8</sub>、t<sub>9</sub>、t<sub>10</sub>の間にコンパレータ37、

( 13 )

( 14 )

25から信号P、Qが出力されると、領域信号21、22、23が「1」の時代のみ当該アンド回路27-29から「1」信号が出力されてフリップフロップ31-36にセットされる。このにおいて、領域信号21が「1」となる領域をゾーンI、領域信号22が「1」となる領域をゾーンII、領域信号23が「1」となる領域をゾーンIIIとし、実際の磁路に対するHレベル(コンパレータ37)及びLレベル(コンパレータ38)のフリップフロップのセット出力を図に示せば略7図のようになる。すなわち、ゾーンI~IIIに対し、一万円札については第6図(A)がHレベルで「101」、Lレベルで「111」、同図(B)がHレベルで「101」、Lレベルで「101」であることを示している。また、五千円札については第6図(C)から分るようHレベルで「101」、Lレベルでも「101」である。さらに、千円札については第6図(D)がHレベルで「001」、Lレベルで「111」、同図(E)がHレベルで「100」、Lレベルで「111」、同図(F)がHレベルで「000」、Lレベルで「111」

(15)

として発生しないようになっている。

以上のようにこの発明によれば、磁路の走査方向に拘わらず、かつ走査方向と直交する方向に長い形状の検出面を設けており、磁路領域を3分割して各ゾーンにおける2乗出力を高低の2つのレベルで比較して識別信号としているので、磁路の位置誤差もなく、大量の磁路を高速度で処理することができる。

なお、上述では光源及び受光素子を固定しておいて、磁路を移送して走査する場合について述べたが、逆に磁路を固定しておいて光源及び受光素子を移動して走査するようにすることもできる。

#### 図面の簡単な説明

第1図はこの発明を使用した磁路計数装置の概略図、第2図はその光字走査の回路を示す図、第3図はこの発明による回路の一実施例を示す回路構成図、第4図(A)~(S)はその動作例を示すタイムチャート、第5図(A)~(D)は各金額磁路に対する実際の検出出力信号の波形を示す図、第6図(A)~(H)は

(17)

であることを示している。また、五千円札については第6図(C)がHレベルで「101」、Lレベルで「111」、同図(D)がHレベルで「111」、Lレベルで「111」であることを示している。かかるゾーンI、II、IIIに対する各磁路の検出出力は決定されたものと考えることができるので、し、3のレベルは第6図の実際のデータから誤り例の組合せになるよう定めればよい。また、ゾーンの分割も正時に磁路に於つてする必要はなく、任意となる領域毎にすればよい。

上述のようにしてフリップフロップ31-37にセットされた信号は一旦ラッチ回路38-40に移送され、スローパルスSPの入力によつてラッチ出力は一度に論理演算回路41に入力される。しかし、論理演算回路41は第7図の検出信号に従つて磁路の金額を識別し、当該金額信号を出力する。この場合、一万円札についてはコンパレータ40からの信号CAが入力されていることを検知して金額信号を出力し、コンパレータ37、28からの出力P、Qを識別のため信号

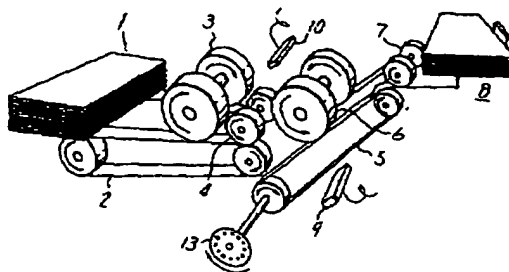
(16)

各金額磁路に対する上記検出出力信号の組合せ信号を2乗した実際の信号波形を示す図、第7図は各金額のゾーンI、II、IIIに対するHレベルとLレベルの論理関係を示す図である。

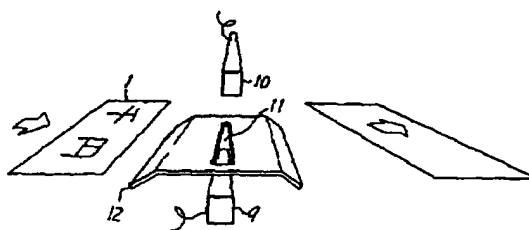
1…磁路、2、3…移送ベルト、4…分離ローラ、5、6…搬送ローラ、7…丸筒用ローラ、8…収束部、9…光源、10…受光素子、11…スリット、12…プレート、13…ロータリエンコーダ、14…直流/電圧信号変換器、15、16…インバータ、17、18、19、20、21、22…コンパレータ、23…非反転増幅器、24…微分回路、25…2乗回路、26-28、29…アンド回路、30…カウンタ回路、31…駆動装置、32…磁路スweep装置、33…アナログスイッチ、34…領域形成回路、35A~35C…論理回路、36-37…フリップフロップ、38-40…ラッチ回路、41…論理演算回路。

(18)

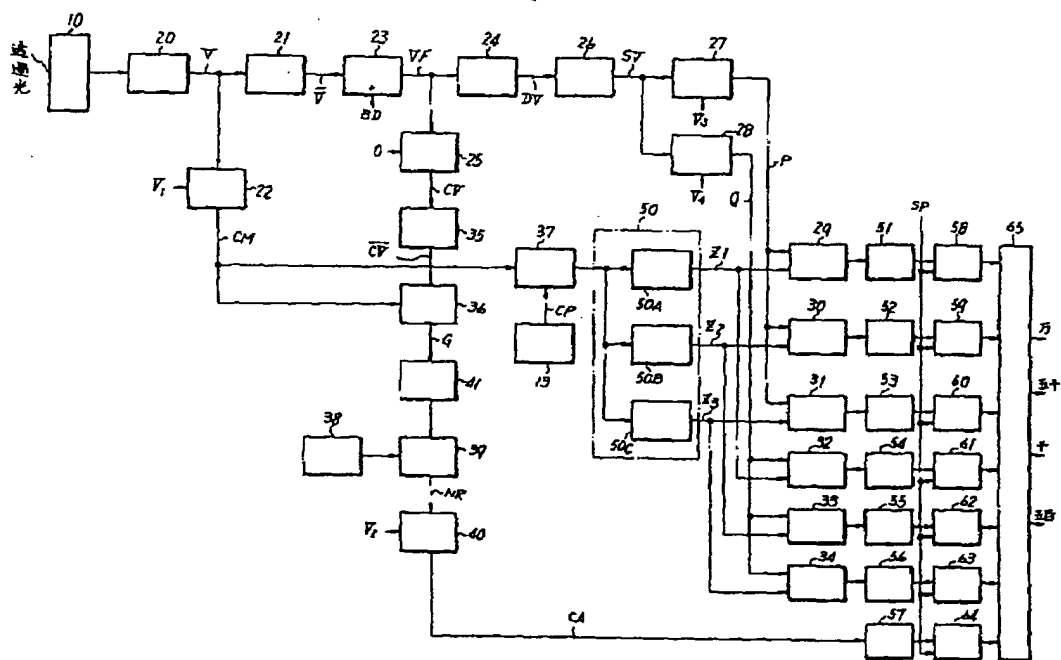
第1図



第2図

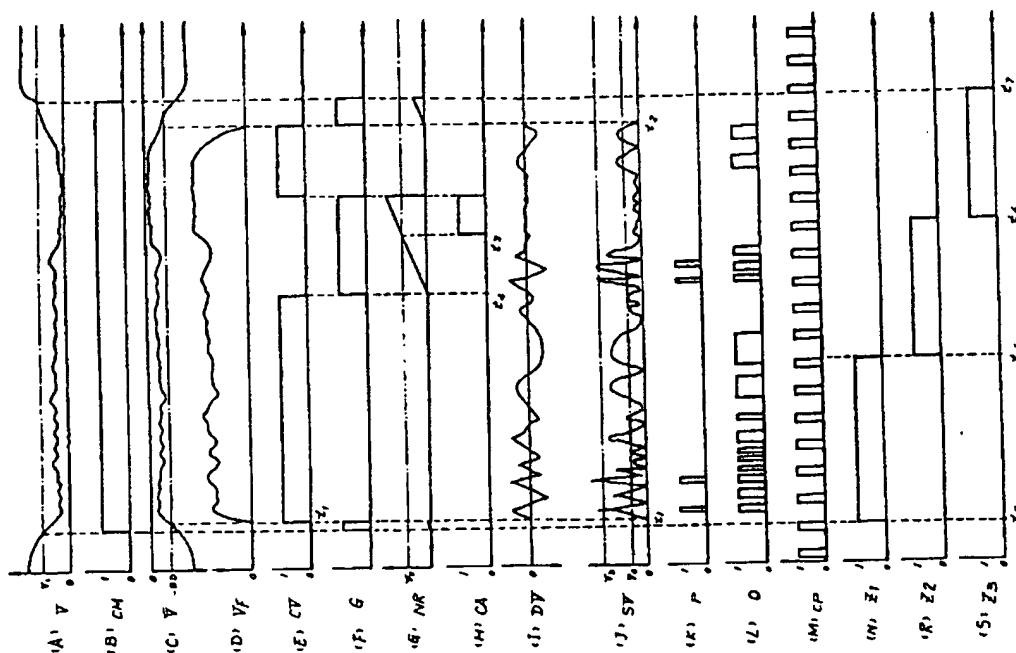


第3図

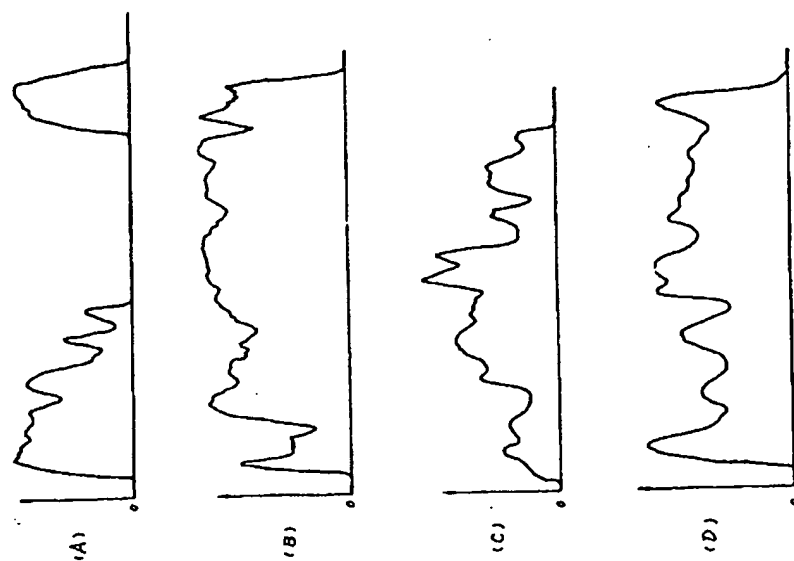




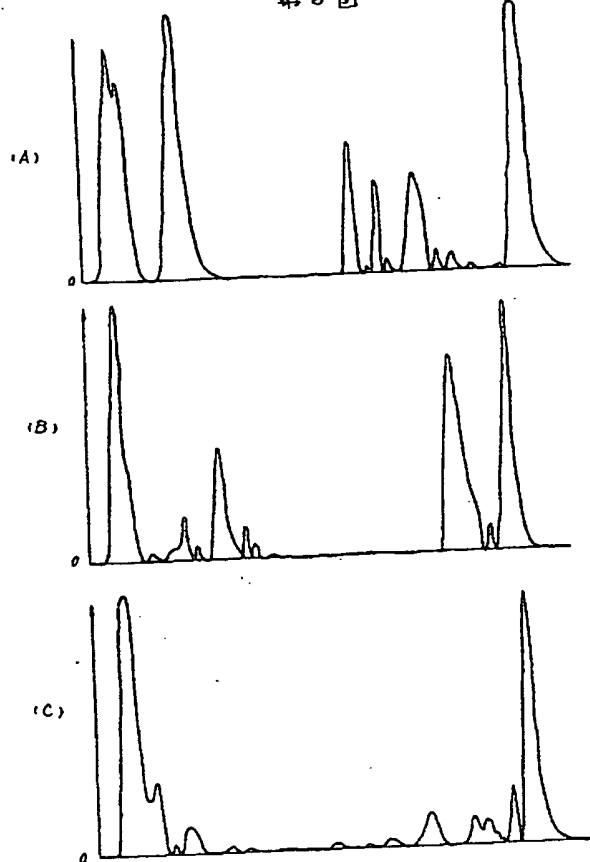
第4図



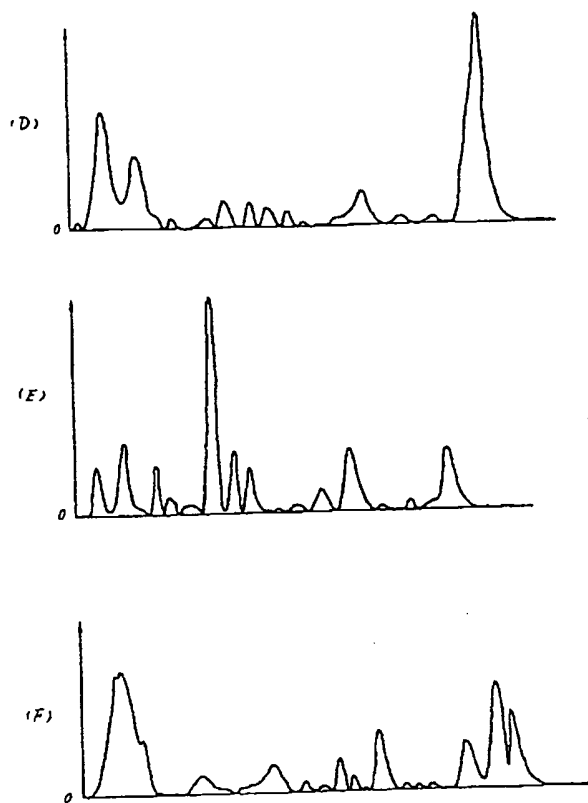
第5図



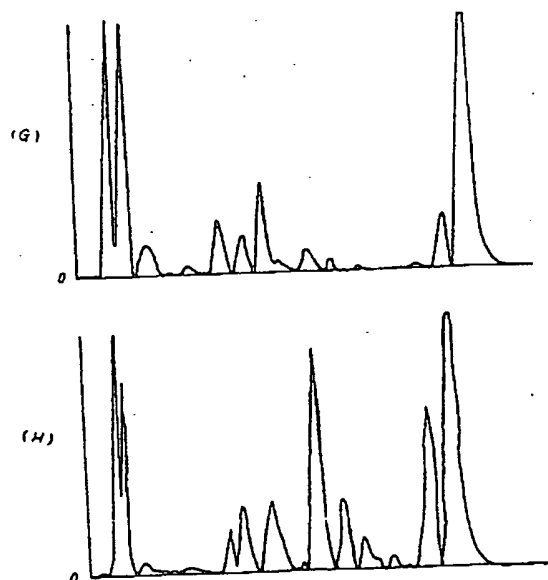
第6図



第6図



第6図



第7図

	Hレベル			Lレベル		
	I	II	III	I	II	III
一万札	1	0	1	1	1	1
五千札	1	0	1	1	0	1
千円札	1	0	0	1	1	1
五百円札	1	0	0	1	1	1
	1	1	1	1	1	1